

ハイブリッドセンサのパッケージング技術の研究開発

企画管理部 P J 推進担当 小幡勤

富山県立大学 電子情報工学科 松田敏弘 *麻生啓太

1 緒言

携帯電話、腕時計などのモバイル機器へセンサが搭載されるようになって久しい。しかし、センサだけでなく処理回路を一体として小型化しようというニーズがあり、現在2つの方式がとられている。一つは集積型センサで、センサと集積回路を一体化したものである。しかし、この場合センサと集積回路の作製工程が相容れないところがあり、歩留まりやコスト、汎用性に制限がある。2つ目はハイブリッド型でセンサと集積回路チップを別々に作り、パッケージングの段階で一体化する方法である。この場合、作製工程の問題もなく、一つのセンサチップに対して、アプリケーションに応じた様々な集積回路を選択できるため汎用性も高いものとなる。しかし、小型化という点では若干集積型に劣る面もあり改善が求められている。

本研究では、後者のハイブリッド型のセンサを実現するためにそのパッケージング技術を開発することを目的としている。

2 ハイブリッドセンサの試作

ハイブリッドセンサに使用する加速度センサは、工業技術センターで設計試作し、比較的回路が簡単に設計可能なピエゾ抵抗型を選択した。また、信号を処理する回路部分は、富山県立大学で設計し、オンセミコンダクタ社2層アルミ・2層ポリシリコン・ $1.2\mu\text{m}$ CMOSプロセスを利用して試作した。

これらの2つのチップはインターポーラーを介して接続される。インターポーラーには、3次元配線が施され、表と裏のランド部分に各チップがスタッズバンプによって接合される。

3 結果及び考察

試作した回路の増幅率は約40dBで、センサと集積回路を接続して評価したところ、数百mV/G/5Vの出力が得られた。

図1にインターポーラーの断面写真を示す。インターポーラーの表面と裏面が $\pm 100\text{ ミクロン}$ ・スルーホール

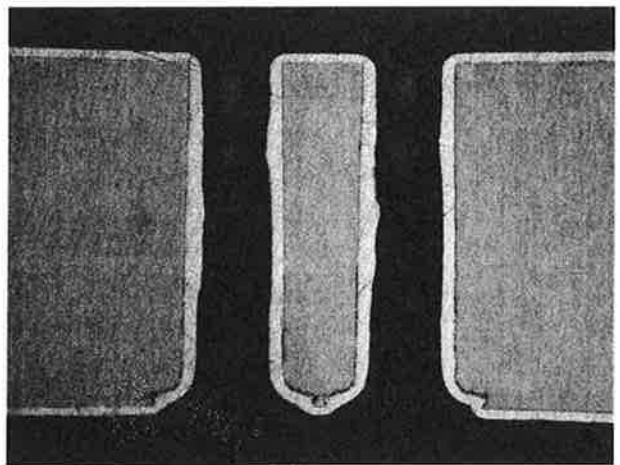


図1 スルーホール断面

ルを介して銅配線でつながっている。しかしながら、インターポーラー上に形成されるランドパターンの基板との密着性が悪く非常に離しやすいことがわかった。これは、基板と銅薄膜の間に接着層を形成することで改善すると思われる。

4 まとめ

100ミクロンのスルーホールをもつインターポーラーの試作をおこなった。それを介して、センサ及びその処理回路を接続することで、高機能、低容積のハイブリッドセンサの開発が可能であることを示した。今後、処理回路に自動オフセット調整機能を盛り込むなどの改良を施し、インターポーラーの作製工程の最適化も検討する予定である。

*現 ソニー株式会社