

厚膜チップバリスタの開発に関する研究

電子技術課 二口友昭* 坂井雄一

立山科学工業(株) 山野博 真草嶺郁美 植田要治 柳川新

1. 緒言

電子機器の小型化省エネ化に伴い、電子回路動作電圧の低下が進み、電子システムにおける耐ノイズ性の低下が懸念されている。このため、雷サージや静電気などのノイズから電子回路を保護するために、バリスタなどの保護素子の使用が必要となっている。現在は各種セラミックス焼結体がバリスタとして利用されている。今後バリスタ素子についてもSMT（表面実装）用の小型チップ部品が必要になると考えられる。そこで、ここでは安価な96%アルミナ基板を用いた厚膜チップバリスタの開発に関する研究を実施した。

2. 実験結果

まず、ZnOに添加する半導体化成分として各種遷移金属酸化物を検討し、それらから数種類を選択し、同時添加することにした。また、粒界形成成分について希土類金属酸化物および重金属酸化物を検討し、それらから数種類を選択し、同時添加することにした。さらにアルミナ基板上に厚膜として形成するためのガラス添加物についても検討し、適当な転移温度の非鉛系のものを選定した。また、焼成温度プロファイルも検討した。特に今年度は、適切な温度プロファイルで焼成することより、バリスタ定数の向上（ $\times 10 \sim 19$ ）が実現できた。

厚膜チップバリスタの作製は、通常厚膜チップ抵抗に用いている大きさが $2.0 \times 1.25\text{mm}$ のスリット入りで、純度96%のアルミナ基板を用いて行った。厚膜バリスタ構造としてはサンドイッチ型で、上下電極にAg-Pdを用いた。これを作製するための電極ペーストは、適切な大きさのAg-Pd合金粒子を用い、非鉛系ガラスを添加して独自に作製した。端面電極は、樹脂結合のAgペーストを用い、保護膜も樹脂系のものを用いた。図1は、作製された厚膜チップバリスタの外観写真を示す。図2は、得られた厚膜チップバリスタについて測定したI-V特性を示す。図3は、ノイズ吸収特性の一例を示す。ノイズの吸収が確認された。ノイズ吸収電力はバルク焼結体のものより小さかった。これは、バリスタ材料の体積が厚膜型では小さいためと考えられた。

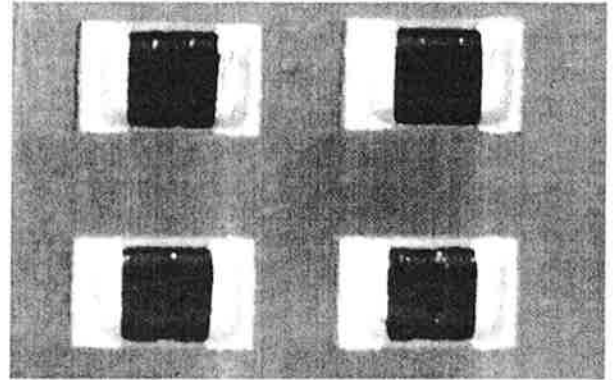


図1 厚膜チップバリスタの外観写真

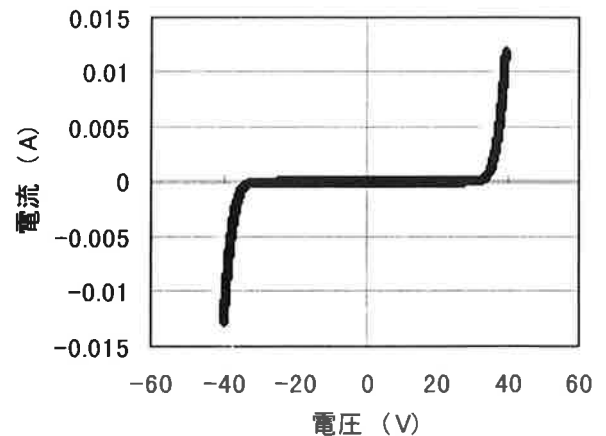


図2 厚膜チップバリスタのI-V特性

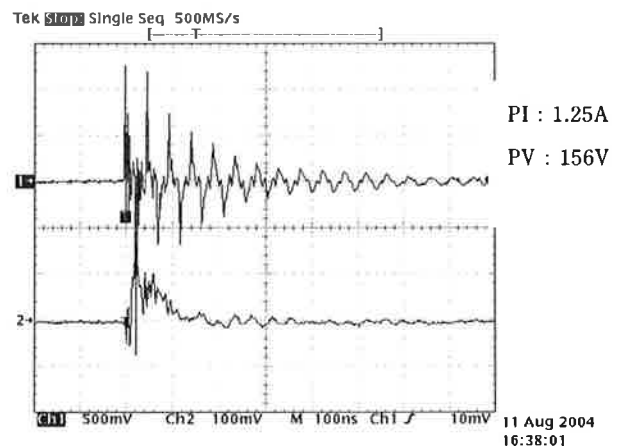


図3 ノイズ吸収特性例

*現 中央研究所