

# MEMS 加工による高アスペクト比微細構造体製作技術に関する研究

加工技術課 小幡勤

日置電機株式会社

中山直人 山崎智幸 村上健介

## 1 緒言

MEMS (Micro-Electro-Mechanical Systems) デバイスは、集積回路プロセスの微細加工技術を用い、デバイス表面に複数の立体的微細形状を形成することにより実現される。これらのMEMSデバイスでは、高アスペクト比の立体的微細構造が必要になるケースが多い。

本研究では、ICPドライエッティング技術により、高アスペクト比の比微細構造体の製作技術を実現するためのプロセス技術について検討する。更に得られた高アスペクト比微細構造体製作プロセスをMEMSデバイスへ適用し、この有用性を評価する。このプロセス技術は、MEMSデバイスに応用され、特徴のある様々なデバイスを実現可能とすることが期待される。

## 2 微細構造の試作

本研究では、熱型赤外線センサなどで用いられるダイヤフラム構造を2次元的に配置した構造（ワッフル構造と呼ぶ）を対象に高アスペクト比の微細構造体を高精度、高再現性で製作する条件について検討した。

試作したワッフル構造では、開口部； $80\text{ }\mu\text{m} \times 80\text{ }\mu\text{m}$ 、深さ；約 $400\text{ }\mu\text{m}$ で、アスペクト比；約5のダイヤフラム構造をピッチ； $100\text{ }\mu\text{m}$ で2次元上に配置した。製作プロセスの概要を以下に述べる。

- (1) 基板：シリコンウエハー
- (2) 両面熱酸化 ( $\text{SiO}_2$ 膜形成)
- (3) ウェーハ裏面へエッティングマスク用の厚膜フォトレジスト（東京応化工業（株）OFPR-800 200cp）をフォトリソグラフィーで所望の形状にパターン形成する。
- (4) このフォトレジストパターンにより  $\text{SiO}_2$  膜をBHF（バッファードフッ酸）にてウェットエッティングする。
- (5) パターン形成済みのフォトレジストと  $\text{SiO}_2$  をマスクにICPドライエッティングにより、シリコン基板のディープエッティングを実施する。
- (6) 硫酸過水にてフォトレジストを剥離する。

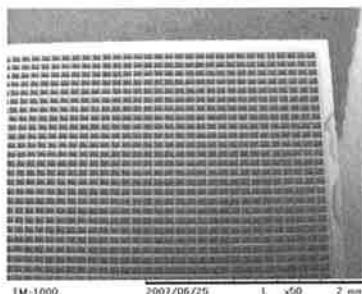


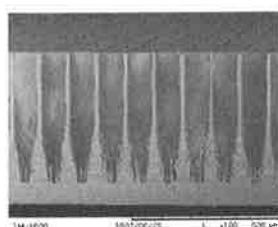
図1 ワッフル構造概観 SEM 写真

## 3 試作微細形状の評価

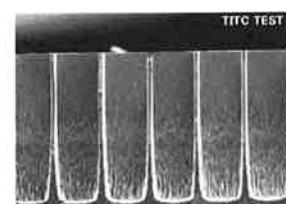
試作したワッフル構造チップの外観SEM写真を図1に、また断面形状を図2に示した。これらの結果より、シリコンエッティングの初期段階では、良好なエッティングが行われていることが判る。しかし、深さ方向へエッティングが進むにつれ、図2(a)のように断面形状が、劣化して行く場合も確認された。この原因として、エッティング条件によっては、エッティングマスクの劣化の促進や、深い領域でのエッティング段階でのエッティング耐性膜の生成などが考えられる。これらの結果を踏まえ、エッティング条件や前後プロセス条件の最適化を行った。エッティングの荒れは、ポッシュプロセスの特徴である保護膜のデポプロセスとエッティングプロセスのバランスが崩れた場合に生じやすい。図2(a)の断面から、エッティング中盤以降の劣化が顕著であることより、エッティング途中でマスクレジストが消滅したことが原因で、デポプロセスが優勢となったことが原因と予想された。そこでレジストの膜厚を従来より増やした結果、図2(b)で示すような良好な断面形状を再現性良く製作できるようになった。なお、図2(b)においても筋状の模様が観察されるが、これはポッシュプロセスで通常観察される現象である。

## 4 結言

MEMSデバイス製作に於いて不可欠な高アスペクト比微細構造体の製作技術について検討し、良好な結果が得られた。今後は、これらの技術を応用したMEMSデバイスの実現に取り組んで行く予定である。



(a) 最適化前



(b) 最適化後

図2 ワッフル構造断面形状